



# Détail du programme et des intervenants

	Lundi 18/06/2018	Mardi 19/06/2018	Mercredi 20/06/2018	Jeudi 21/06/2018	Vendredi 22/06/2018		
08:30 - 10:15	Accueil à Toulouse, café et présentation de l'Ecole Thématique. Visite plateforme 3DPHI site N7	Gate Driver I - Etat de l'art des drivers industriels: analyse structurelle des principales fonctions et schématique associée	Gate Driver III - L'intégration de fonctions de communication dans les drivers: application aux composants grands gaps	BE I: Composants Grands gaps	BE II - Conception gate driver		
10:15 - 10:30		Coffee break	Coffee break		(schematics, hands on) (+		
10:30 - 12:15	Départ et <i>transfert en car</i> vers MAS de SABOTH (arrivée 12h30)	Gate Driver II - exemples de gate drivers (Si vs. grands gaps), critères de choix et dimensionnement	Intégration I - problématiques de routage puissance/commande, technologies d'intégration et CEM	dans cellules de commutation	exemples layout)		
12:15 - 13:30	Repas	Repas	Repas	Repas	Conclusion de l'Ecole Thématique		
13:30 - 15:15	Etat de l'art, challenge I - Nouveaux composants grands gaps: matériaux (Si vs. SiC, GaN, Diamant), architectures de composants	Ateliers doctoraux: le convertisseur de demain - session poster et échanges en plein air	Système I - Dimensionnement et choix d'une topologie et des composants grands gaps	Intégration II - intégration de composants passifs	et retour en car sur Toulouse		
15:15 - 15:30	Coffee break		Coffee break	Coffee break	(départ 14h30)		
15:30 - 17:15	Etat de l'art, challenge II - Vieillessement, fiabilité et robustesse des composants grands gaps		Système II - Méthodes de caractérisation des composants grands gaps	Système III -Packaging en électronique de puissance	Retour sur Toulouse à 16h30		
17:15 - 17:30	Round table: bilan de la journée	Round table: bilan de la journée	Round table: bilan de la journée	Round table: bilan de la journée			
	Diner Break et interactions libres		ANIMATION: dégustation des produits du terroir	Diner Break et interactions libres			
	AMPERE	G2Elab	LAAS	IETR	LAPLACE	SATIE	EXAGAN
	Comité Scientifique						

v. 18/04/2018

Version 18/04/2018

# Module 1 : Etat de l'art Challenge

3h30

**MORANCHO Frédéric, Professeur des Universités, LAAS-CNRS, Toulouse, France**

**Adresse Email**

[morancho@laas.fr](mailto:morancho@laas.fr)

**Intitulé de l'intervention**

Module « État de l'art 1 » : Nouveaux composants grands gaps : matériaux (Si vs. SiC, GaN, Diamant), architectures de composants

**Durée & format :**

1h45, CM

**Pré-requis :**

- Théorie et le fonctionnement des transistors
- Notions de base de la physique du semiconducteur

**Objectifs du cours :**

- Présenter un état de l'art des composants de puissance en Si, SiC, GaN et diamant.
- Présenter les dernières avancées dans le développement des composants de puissance en GaN

**Référence utile au module**

Catrene Scientific Committe Working Group, « *Integrated power & energy efficiency* », 2013.

**Biographie rapide :**

Frédéric MORANCHO est docteur en microélectronique de l'Université Paul Sabatier (Toulouse 3) depuis 1996 et habilité à diriger des recherches (HDR) depuis 2004. Depuis 1997, il est enseignant-chercheur (Maître de Conférences de 1997 à 2009, Professeur des Universités depuis 2009) à l'Université Paul Sabatier et au laboratoire LAAS-CNRS dans l'équipe "Intégration de Systèmes pour la Gestion de l'Energie" (ISGE). Son domaine de recherche est l'invention, l'étude, la conception, la fabrication, la caractérisation et la modélisation de nouvelles architectures d'interrupteurs de puissance en silicium (Si) et en nitrure de gallium (GaN).

Il a coordonné trois projets ANR : MOreGaN, ToPoGaN1 et SUPER SWITCH.

De 2012 à 2016, il a été responsable de l'équipe ISGE qui regroupe une trentaine de chercheurs. Depuis juin 2012, il est le directeur du département "Gestion de l'énergie" du LAAS-CNRS, composé de trois équipes de recherche et d'une soixantaine de chercheurs. Il est l'auteur et le coauteur de plus de 100 publications dans des revues et conférences scientifiques internationales.



Lefebvre Stéphane, professeur, SATIE / Cnam

**Adresse Email**

[stephane.lefebvre@lecnam.net](mailto:stephane.lefebvre@lecnam.net)

**Intitulé de l'intervention**

Module «État de l'art 2»: Vieillessement, fiabilité et robustesse des composants grands gaps

**Durée & format :**

1h45, CM

**Pré-requis :**

Néant

**Objectif du cours :**

- Rappel sur les principaux tests de vieillissement et modes de défaillance des composants et modules de puissance à base de silicium.
- Décrire les principales spécificités des composants à grand gap (SiC et GaN).
- Faire un état de l'art sur les « faiblesses » constatées sur les composants à grand gap, les principaux modes de défaillance constatés.
- Faire un état de l'art des études portant sur la robustesse de ces composants.

**Biographie rapide :**

Stéphane Lefebvre a soutenu sa thèse de doctorat en 1994. Il est actuellement professeur au Cnam, et responsable du groupe « Electronique de Puissance et Intégration » du laboratoire SATIE.

Ses activités de recherche concernent principalement l'étude de la robustesse de composants à semi-conducteur de puissance ainsi que l'intégration en électronique de puissance.



**Référence personne et/ou utile au module**

D. Tournier, Composants de puissance en SiC- Applications, Techniques de l'ingénieur, D3122V1, 2007

M. Berkani, L. Dupont, Fatigue des composants électroniques de puissance, Techniques de l'ingénieur, D3126, 2010

# Module 2 : Gate driver

5h15

**GINOT Nicolas, PR, IETR**

**BATARD Christophe, MCF-HDR, IETR**

### Adresse Email

[nicolas.ginot@univ-nantes.fr](mailto:nicolas.ginot@univ-nantes.fr)

[christophe.batard@univ-nantes.fr](mailto:christophe.batard@univ-nantes.fr)

### Intitulé de l'intervention

Module organisé en deux sessions :

- 1) Du module IGBT au module SiC : état de l'art, analyse structurelle et schématiques associées des gate drivers.
- 2) Du module IGBT au module SiC : spécificités du gate driver SiC et intégration de fonctions de communication dans les gate drivers.

### Durée & format :

2 x 1h45, CM

### Pré-requis :

Néant

### Objectif du cours :

- La problématique de l'isolation galvanique : isolation fonctionnelle et isolation sécuritaire
- Transmission des ordres de commande
- Mise en œuvre des fonctions de surveillance
- Mécanismes de protection associés
- Intégration de fonctions de communication dans les gate drivers

### Référence personnelle et/ou utile au module

<http://www.univ-nantes.fr/site-de-l-universite-de-nantes/nicolas-ginot--113528.kjsp>

<http://www.univ-nantes.fr/site-de-l-universite-de-nantes/christophe-batard--656.kjsp>

### Biographie rapide :

**Nicolas Ginot** was born in France, in 1977. He received the B.S. degree in engineering from the Ecole Polytechnique de l'Université de Nantes, France, in 2001, and the Ph.D. degree in electrical engineering in 2004. From 2001 to 2007, he was with the industry on military and railway power electronic converters. He is currently a Professor with the Institut Universitaire de Technologie, Nantes, and the Institute of Electronics and Telecommunications of Rennes, where he works on communicating system for power electronic applications and smart drivers.



**Christophe Batard** was born in France, in 1965. He received the Ph.D. degree in electrical engineering from the Institut National Polytechnique de Toulouse, Toulouse, France, in 1992. He was a Postdoctoral Researcher with the University of Birmingham, England, for one year, where he worked on the modeling of power diodes. In 1993, he joined the Institut Universitaire de Technologie, Nantes, France, as an Assistant Professor. He then conducted research with the Institute of Electronics and Telecommunications of Rennes, where he works on modeling of power converters, communicating system over high current, and power line communication in a power electronic environment.



COUSINEAU Marc, maître de conférence, laboratoire LAPLACE, Toulouse, FRANCE

### Adresse Email

[marc.cousineau@laplace.univ-tlse.fr](mailto:marc.cousineau@laplace.univ-tlse.fr)

### Intitulé de l'intervention

Gate Driver II : Principes et Dimensionnement

### Durée & format :

1h45, CM

### Pré-requis :

Néant

### Objectif du cours :

- Maîtriser les bases théoriques relatives aux circuits Driver
- Comprendre les mécanismes de commutation afin de savoir maîtriser les formes d'onde générées.
- Comprendre les enjeux relatifs aux composants Grand-gap et savoir identifier les circuits Driver les mieux adaptés à une application donnée.

### Référence personnelle et/ou utile au module

[MOSFET et IGBT : circuits de commande, S. Lefebvre, B. Multon](#)

[Driver CMOS SOI pour transistors JFET SiC, Thèse Khalil El Falahi](#)

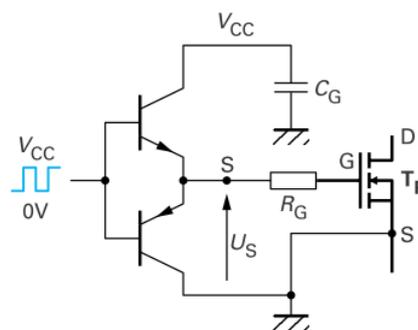
[Etude commande rapprochée de composants grand-gap, Thèse Timothé Rossignol](#)

### Biographie rapide :

Marc Cousineau a obtenu le diplôme d'ingénieur de l'ENSEEIH (École Nationale Supérieure d'Électrotechnique, d'Électronique, d'Informatique, d'Hydraulique et des Télécommunications) dans la spécialité électronique et traitement du signal en 1995, puis le titre de docteur de l'INP (Institut National Polytechnique) de Toulouse en 1999.

Il a rejoint la société Motorola Semiconductors en 2000 en qualité d'ingénieur concepteur de circuits intégrés (CI) analogiques dans des technologies SMARTMOS pour des applications de conversion de puissance dans le domaine automobile.

Il a rejoint par la suite le laboratoire LEN7 (Lab. d'Électronique de l'ENSEEIH) en 2003 en qualité de Maître de Conférences pour travailler sur la conception de CI dédiés aux systèmes embarqués pour des applications spatiales. Il a rejoint le groupe de recherche Convertisseurs Statiques du LAPLACE (Laboratoire PLASMA et Conversion d'Énergie) en 2006. Ses activités de recherche concernent aujourd'hui la conception de CI haute tension pour applications d'EnP, la modélisation de convertisseurs statiques et l'étude de méthodes de contrôle spécifiques dédiées à la tolérance aux pannes et à la reconfiguration des convertisseurs multiniveaux.



# Module 3 : Intégration

3h30

**LEFRANC Pierre, Maître de Conférences, laboratoire G2Elab, Grenoble, France**

**Adresse Email**

[pierre.lefranc@g2elab.grenoble-inp.fr](mailto:pierre.lefranc@g2elab.grenoble-inp.fr)

**Intitulé des interventions**

Intégration I - Problématique de routage puissance/commande, technologies d'intégration CEM (CM, 1h45).

**Durée & format :**

1h45, CM

**Pré-requis :**

Néant

**Objectif des cours :**

- Etat de l'art, Challenges - Nouveaux composants grands gap : quels composants grands gap ? Leurs spécificités ? Les gates drivers associés ? Vitesses de commutations et interactions puissance/commande, mise en série, mise en parallèle, architecture des gates drivers, problématique de routage puissance/commande, technologies d'intégration CEM, effet du routage sur les commutations, considérations de CEM vs technologies d'intégration vs architectures des gates drivers.

**Référence personnelle et/ou utile au module**

Pierre LEFRANC (39 ans) : Ingénieur Supélec (2002), DEA Génie Electrique Paris XI (2002), Docteur de l'INSA de Lyon (2005).

Spécialiste de la commande rapprochée des semiconducteurs pour applications basse tension et moyenne tension.



Alimentation DC-DC isolée pour gate driver (30kV)

## MARTIN Christian, Maître de Conférences, laboratoire Ampère

### Adresse Email

[christian.martin@univ-lyon1.fr](mailto:christian.martin@univ-lyon1.fr)

### Intitulé de l'intervention

Intégration II : Intégration de composants passifs

### Durée & format :

1h45, CM

### Pré-requis :

Néant

### Objectif du cours :

- Influence de la montée en fréquence sur les passifs
- Influence de la température sur les passifs
- dimensionnement et choix des matériaux magnétiques

### Référence personnelle et/ou utile au module

<http://www.ampere-lyon.fr/spip.php?article981>

### Biographie rapide :

Christian MARTIN (né en 1979) a reçu son diplôme d'ingénieur de Grenoble-INP en 2002. Il a été diplômé d'un master et d'un doctorat en Génie Electrique en 2002 et 2005.

Il est actuellement Maître de Conférences à l'Université Lyon1 et mène ses activités de recherche au laboratoire Ampère.

Ses thèmes de recherche sont la caractérisation et la modélisation des matériaux magnétiques pour la conception et l'intégration de composants magnétiques pour des applications d'électronique de puissance.



# Module 4 : Système

5h15

**Exagan, Grenoble / Toulouse, FRANCE**

**Adresse Email**

*A venir*

**Intitulé de l'intervention**

Système I : dimensionnement et choix d'une topologie et des composants grands gaps (*titre provisoire*)

**Biographie rapide :**

*A venir*



**Durée & format :**

1h45, présentation et discussions

**Pré-requis :**

Néant

**Objectif du cours :**

*A venir*

**Référence personne et/ou utile au module**

<http://www.exagan.com/en/>

## Nom & Prénom & fonction & laboratoire de l'intervenant

PHUNG Luong Viêt, maître de conférences à INSA de Lyon, Ampère, Villeurbanne, FR

TRÉMOUILLES David, chargé de recherche au CNRS, LAAS/CNRS, Toulouse, FR

## Adresse Email

[luong-viet.phung@insa-lyon.fr](mailto:luong-viet.phung@insa-lyon.fr)

[david.tremouilles@laas.fr](mailto:david.tremouilles@laas.fr)

## Intitulé de l'intervention

Système II : Méthodes de caractérisations des interrupteurs grand-gap

## Durée & format :

1h45, CM

## Pré-requis :

Connaissances de base sur les interrupteurs à semi-conducteur.

## Objectif du cours :

Le développement de composants semi-conducteurs est souvent caractérisé par un cycle en trois étapes : la conception assistée par ordinateur (TCAD), le développement d'un procédé technologique de fabrication, puis la caractérisation des prototypes sortis de salle blanche.

Encore plus vrai pour les composants à large bande interdite pour lesquels les modèles physiques employés en TCAD ne sont pas aussi matures que ceux du silicium, l'étape de caractérisation des prototypes est tout aussi cruciale dans la calibration des modèles de simulation que dans la validation de toute la démarche de conception et de fabrication.

Les participants à cette présentation découvriront les principes des caractérisations physiques (OBIC, DLTS...) et électriques (I(V) statiques ou quasi-statiques, C(V),...) typiquement mises en œuvre pour les composants de puissance à large bande interdite.

## Référence personne et/ou utile au module

<https://fr.scribd.com/document/255288859/ChapitreII-Les-interrupteurs-semiconducteurs>

## Biographie rapide :

Luong Viêt Phung est maître de conférences au laboratoire Ampère sur le site de l'INSA de Lyon. Ses activités de recherche portent sur la conception et la modélisation des composants de puissance à large bande interdite (SiC, GaN, diamant).



David Trémouilles est chargé de recherche CNRS au LAAS. Ses travaux actuels portent sur la caractérisation et la compréhension des mécanismes physiques de dégradation dans les nouveaux composants de puissance dit grand-gaps (SiC, GaN, Diamant).



## Cyril BUTTAY, Laboratoire Ampère

Bât L de Vinci, 21 Avenue Capelle, 69621 Villeurbanne

### Adresse Email

[cyril.buttay@insa-lyon.fr](mailto:cyril.buttay@insa-lyon.fr)

### Intitulé de l'intervention

Système III : Packaging en électronique de puissance

### Durée & format :

1h45, CM

### Pré-requis :

Néant

### Objectif du cours :

La présentation aborde les sujets suivants :

- rôle du packaging de puissance (isolation, refroidissement, connexion)
- phénomènes physiques mis en jeu (thermique, mécanique, électrique)
- éléments de technologie.
- recherche et développement sur le sujet

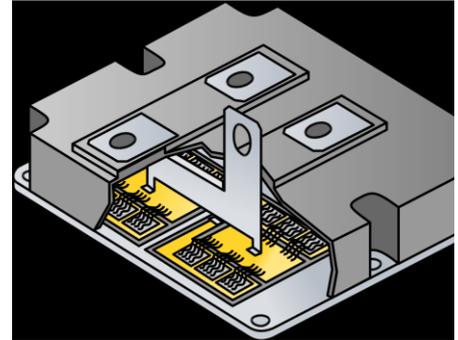
Il s'agit d'une présentation volontairement généraliste, dont le but est d'appréhender les contraintes à prendre en compte pour le packaging d'un composant de puissance. Un focus particulier sera apporté aux aspects d'intégration du circuit de commande dans le module de puissance.

### Référence personnelle et/ou utile au module

<https://hal.archives-ouvertes.fr/aut/Cyril+Buttay>

### Biographie rapide :

Cyril BUTTAY est chargé de recherche CNRS au laboratoire Ampère depuis 2008. Il travaille sur le packaging de puissance pour des applications haute température (200°C et plus), haute tension (10 kV et plus), et à forte densité d'intégration.



# Module 5 : Bureaux d'étude

7h

**LEFRANC Pierre, Maître de Conférences, laboratoire G2Elab, Grenoble, France**

**Adresse Email**

[pierre.lefranc@g2elab.grenoble-inp.fr](mailto:pierre.lefranc@g2elab.grenoble-inp.fr)

**Intitulé de l'intervention**

BE N°1 : Composants grands gaps dans la cellule de commutation (3h30)

**Durée & format :**

1h45h, CM

**Pré-requis :**

Néant

**Objectif des cours :**

- BE cellule de commutation : simulations de type « Spice » pour illustrer les concepts généraux exposés dans l'exposé, analyse des formes d'onde, influence du placement/routage, CEM, gate drivers.

**Référence personnelle et/ou utile au module**

Pierre LEFRANC (39 ans) : Ingénieur Supélec (2002), DEA Génie Electrique Paris XI (2002), Docteur de l'INSA de Lyon (2005).

Spécialiste de la commande rapprochée des semiconducteurs pour applications basse tension et moyenne tension.



Alimentation DC-DC isolée pour gate driver (30kV)

## Nicolas ROUGER, Chargé de recherche, LAPLACE

Groupe Convertisseurs Statiques, Toulouse

### Adresse Email

[Nicolas.rouger@laplace.univ-tlse.fr](mailto:Nicolas.rouger@laplace.univ-tlse.fr)

### Intitulé de l'intervention

BE 2 : Conception gate driver (schematics, hands on)

### Durée & format :

3h30, BE

### Pré-requis :

Ordinateur portable avec LTSPICE (gratuit)

### Objectif du cours :

Le bureau d'étude se propose de rentrer dans le détail de quelques fonctions nécessaires au gate driver pour transistors grands gaps. Le dimensionnement du type et de la taille de chaque transistor servant à ces fonctions clés sera abordé sur un exemple simple et réaliste. Les compétences acquises seront :

- Principe de dimensionnement des fonctions CMOS pour gate drivers des transistors de puissance à matériau grand gap,
- Analyse des simulations temporelles pour la commutation de transistors de puissance,
- Illustration par la pratique des concepts vus dans les cours précédents,
- Analyse critique du layout des gate drivers

### Référence personnelle et/ou utile au module

<http://www.laplace.univ-tlse.fr/ROUGER-Nicolas>

### Biographie rapide :

Nicolas ROUGER est chargé de recherche CNRS au laboratoire LAPLACE depuis 2017.

Auparavant, il était chargé de recherche CNRS au laboratoire G2Elab, de 2009 à 2016.

Il travaille sur la conception, la caractérisation et l'implémentation de circuits CMOS « gate drivers » pour les transistors de puissance, ainsi que sur l'intégration monolithique au sein de transistors de puissance à matériaux grands gaps.



# Ateliers doctoraux : Le convertisseur de demain

3h30

# Atelier en 2 temps :

## Présentation de doctorants 3<sup>ème</sup> année

**Durée : 1h à 1h30, présentations et discussions autour de 1 à 3 doctorants, proposés par le comité scientifique.**

**Les présentations en session plénière permettront d'aller dans le cœur des travaux actuels de recherche au cœur de notre communauté nationale. Chaque présentation sera suivie d'une session d'échange.**

*Détails des présentations et programme à venir.*

## Session poster, avec tous les doctorants

**Durée : 1h30 à 2h, session poster avec tous les doctorants.**

**Chaque doctorant présentera un poster introductif aux objectifs et au contexte de son travail de thèse.**

*Un format commun sera proposé par le comité scientifique, ou les doctorants pourront ré-utiliser un poster présenté à une conférence.*

**Cette session poster sera un lieu d'échange privilégié entre les participants de l'école thématique, faisant ressortir un instantané de la recherche dans nos laboratoires sur le domaine large du convertisseur électronique de puissance, depuis les composants jusqu'au système.**

*Détails des posters à venir.*